

### 5.3 Modul Hochintegrierte Schaltungen

Modulbezeichnung	<b>Hochintegrierte Schaltungen</b>
Kürzel für Stundenplan	HIS
Semester	5
Modulverantwortliche(r)	Prof. Dr. Klaus Axer
Dozent(in)	Prof. Dr. Klaus Axer
Sprache	Deutsch
Zuordnung zum Curriculum	KIM EKS sowie KIM ISE – Pflichtmodul
Lehrform / SWS	4 V, Gruppengröße max. 40, mit integrierten Übungen 1 Pr, 2Pr Gruppengröße max. 12 (KIM EKS, ISE)
Arbeitsaufwand	Angaben für KIM EKS/ISE 80/96 h Präsenz (64 h Vorlesung, 16/32 h Praktikum) 40 h Vor-/Nachbereitung Vorlesung mit Übungsaufgaben 30/74 h Vor-/Nachbereitung Praktikum 150/210 h Gesamtsumme KIM EKS/ISE
Kreditpunkte (gem. ECTS)	KIM EKS: 5; KIM ISE: 7
Voraussetzungen	Erfolgreicher Abschluss der Module "Digitaltechnik", "Bauelemente und Analoge Elektronik I", "Analoge Elektronik II"
Lernziele / Kompetenzen	Nach erfolgreichem Abschluss der Vorlesung können die Studierenden: <ul style="list-style-type: none"> <li>• beurteilen, welche ASIC-Typen für unterschiedliche Applikationen einzusetzen sind,</li> <li>• Hardwarebeschreibungssprachen verwenden, um digitale Schaltungen zu realisieren,</li> <li>• Synchroner Automaten mit Hilfe von Zustandsdiagrammen, Zustandsminimierung und Zustandskodierung entwickeln,</li> <li>• die Halbleitertechnologien Bipolar, MOS, SOS, BiCMOS und GaAs im Aufbau und Prozessablauf erläutern,</li> <li>• wichtige Prozessschritte bei der Herstellung von integrierten Schaltungen wie Dotierung, Fotolithographie, Ätzverfahren, Chipmontage und Gehäusemontage detailliert erklären,</li> <li>• Zuverlässigkeits- und Qualitätsprobleme bei integrierten Schaltungen beurteilen,</li> <li>• Design-, Simulations- und Teststrategien integrierter Schaltungen anwenden,</li> <li>• digitale Schaltungen in statischer und dynamischer CMOS-Technik realisieren,</li> <li>• den Aufbau und die Eigenschaften der unterschiedlichen Halbleiterspeicher darstellen,</li> <li>• CMOS-Analog- und -leistungsbauelemente in Aufbau und Funktion verstehen.</li> </ul>

Modulbezeichnung	<b>Hochintegrierte Schaltungen</b>
Inhalt	<p><b><u>Vorlesung:</u></b></p> <ul style="list-style-type: none"> <li>• Einteilung der integrierten Schaltungen (Workload 5 h)</li> <li>• Standard Bauelemente, Mikrocomputer / Mikrocontroller, ASICs (PLDs, Gate Arrays, Linear Arrays, Standardzellen ICs, Vollkundenspezifische ICs).</li> <li>• Kundenspezifische integrierte Schaltungen (ASICs) (Workload 30 h)</li> <li>• Programmierbare Logik: PLD, CPLD, FPGA und Varianten; Interne Struktur der programmierbaren Logik, Programmierung, Jedec - Datei; Einführung in Hardwarebeschreibungssprachen für programmierbare logische Bauelemente am Beispiel von VHDL; Entwicklung synchroner Automaten (Mealy- und Moore - Automaten, Zustandsdiagramme, Zustandsminimierung, Codierung der Zustände, Synchronisierung asynchroner Eingangssignale).</li> <li>• Gate Arrays, Linear Arrays, Standardzellen ICs, Vollkundenspez. ICs (Workload 10 h)</li> </ul> <p><b>Halbleitertechnologien (Workload 15 h)</b></p> <ul style="list-style-type: none"> <li>• Bipolar, MOS (PMOS, NMOS, CMOS, SOS), BiCMOS, GaAs</li> </ul> <p><b>Prozessschritte bei der Herstellung integrierter Schaltungen (Workload 15 h)</b></p> <ul style="list-style-type: none"> <li>• Dotierung (Diffusion, Implantation), Fotolithographie, Ätzverfahren, Chipmontage, Gehäusemontage, Miniaturisierte Chipgehäuse und Mikromontagetechniken, Entwicklungstrends zur Erzeugung billiger und schneller integrierter Schaltungen.</li> </ul> <p><b>Zuverlässigkeit und Qualität von integrierten Schaltungen (Workload 15 h)</b></p> <ul style="list-style-type: none"> <li>• ESD, Latch - up, Zuverlässigkeit von Metallisierungsschichten: Migration und Korrosion, Gehäuseschäden beim Löten.</li> <li>• Entwurf und Produktion von integrierten Schaltungen (Workload 10 h)</li> <li>• Hierarchisches Design, Top - down und Bottom - up Designstrategien, Designablauf, Simulation analoger und digitaler Schaltungen, Test und Testbarkeit integrierter Schaltungen.</li> <li>• CMOS-Schaltungstechnik zur Realisierung digitaler und analoger integrierter Schaltungen</li> <li>• Grundelemente der statischen digitalen CMOS-Technik (Inverter, Nand, Nor, Trans-mission-Gates, Komplexgatter); Grundelemente der dynamischen digitalen CMOS-Technik, Kaskadierung dynamischer Blöcke; Aufbau und Funktion von Schreib- Lesespeichern und Festwertspeichern (SRAM, DRAM, ROM, PROM, EPROM, EEPROM, Flash EPROM); Analogfunktionen in CMOS, CMOS-Leistungstransistoren</li> </ul>

Modulbezeichnung	<b>Hochintegrierte Schaltungen</b>
	<p><b>Laborversuche:</b></p> <ul style="list-style-type: none"> <li>• Multiplexbetrieb von 7-Segmentanzeigen <b>(Workload 10 h)</b></li> <li>• Programmierbarer Frequenzteiler <b>(Workload 10 h)</b></li> <li>• Warnlicht <b>(Workload 10 h)</b></li> <li>• Ampelsteuerung <b>(nur KIM ISE, Workload 10 h)</b></li> <li>• Spezielles VHDL-Projekt <b>(nur KIM ISE, Workload 50 h)</b></li> <li>• Leitungscodierer <b>(Workload 16 h)</b></li> </ul>
Literatur	<ul style="list-style-type: none"> <li>• Hilleringmann: Silizium-Halbleitertechnologie, Teubner</li> <li>• Pernads: Digitaltechnik II, Hüthing Verlag</li> <li>• Ammon: ASIC-Praxis, Franzis Verlag</li> <li>• Reichardt: VHDL-Synthese, Oldenbourg Verlag</li> <li>• Reifschneider: CAE-gestützte IC-Entwurfsmethoden, Prentice Hall Verlag</li> </ul>
Studien-/Prüfungsleistungen	Pr (Studienleistung), V (Prüfungsleistung): Klausur (120 Minuten)