

Modul: Mikroprozessor-Design

Niveau	Master	Stundenplankürzel	uPD
Modulname englisch	Microprocessor Design		
Modulverantwortliche	Oliver Stecklina, Prof. Dr.		
Fachbereich	Elektrotechnik und Informatik		
Studiengang	Informatik/Softwaretechnik für verteilte Systeme, Master		
Verpflichtungsgrad	Wahlpflicht	ECTS-Leistungspunkte	5
Fachsemester	(Nicht festgelegt)	Semesterwochenstunden	4
Dauer in Semestern	1	Arbeitsaufwand in Stunden	150
Angebotshäufigkeit	(Flexibel)	Präsenzstunden	60
Lehrsprache	Deutsch	Selbststudiumsstunden	90

Der folgende Abschnitt ist nur ausgefüllt, wenn es **genau eine** modulabschließende Prüfung gibt.

Prüfungsleistung	Projektarbeit	Prüfsprache	Deutsch/Englisch
Dauer PL in Minuten		Bewertungssystem PL	Drittelnoten
Lernergebnisse	Nach erfolgreichem Abschluss der Veranstaltung können die Studierenden <ul style="list-style-type: none"> • Systemarchitekturen von Prozessordesigns vergleichen und bewerten, • VHDL Design-Entscheidungen für Mikroprozessoren auswählen und umsetzen, • Prozessoroptimierungen differenzieren und umsetzen, • Probleme und Lösungen eines Pipeline-Prozessors wiedergeben und • Probleme von Multi-Core Systemen erkennen und bewerten und Lösungen in VHDL umsetzen. 		
Teilnahmevoraussetzungen			

Der vorige Abschnitt ist nur ausgefüllt, wenn es **genau eine** modulabschließende Prüfung gibt.

Berücksichtigung von Gender- und Diversity-Aspekten	✓ Verwendung geschlechtergerechter Sprache (THL-Standard) ✗ Zielgruppengerechte Anpassung der didaktischen Methoden ✗ Sichtbarmachen von Vielfalt im Fach (Forscherinnen, Kulturen etc.)
Verwendbarkeit	Das Modul kann als Wahlfach im Studiengang Master Informatik genutzt werden.
Bemerkungen	

Lehrveranstaltung: Mikroprozessor-Design (Vorlesung)

(zu Modul: Mikroprozessor-Design)

Lehrveranstaltungsart	Vorlesung	Lernform	Präsenz
LV-Name englisch	Microprocessor Design (Lecture)		
Anwesenheitspflicht	nein	ECTS-Leistungspunkte	3
Teilnahmebeschränkung		Semesterwochenstunden	3
Gruppengröße		Arbeitsaufwand in Stunden	90
Lehrsprache	Deutsch/Englisch	Präsenzstunden	45
Studienleistung		Selbststudiumsstunden	45
Dauer SL in Minuten		Bewertungssystem SL	

Der folgende Abschnitt ist nur ausgefüllt, wenn es eine lehrveranstaltungsspezifische Prüfung gibt.

Prüfungsleistung		Prüfsprache	
Dauer PL in Minuten		Bewertungssystem PL	
Lernergebnisse			
Teilnahmevoraussetzungen			

Der vorige Abschnitt ist nur ausgefüllt, wenn es eine lehrveranstaltungsspezifische Prüfung gibt.

Lehrinhalte	<p>Die Automatisierung und die Autonomisierung von Systemen erhöht den Bedarf nach anwendungsspezifischer Rechenleistung. Der Einsatz von General-Purpose Mikroprozessoren wird aufgrund ihres Energiebedarfs oder ihrer Kosten in Anwendungsgebieten zunehmend an Bedeutung verlieren. Auf der anderen Seite bieten moderne programmierbare Standard-ICs (FPGAs) bereits heutzutage die Voraussetzung um ein kundenspezifisches System effizient einzusetzen. Somit werden anwendungsspezifische Prozessoren für die Zukunft immer wichtiger.</p> <p>Im Rahmen des Moduls soll anhand eines praktischen Anwendungsbeispiels das Design eines Mikroprozessors auf der Register-Transfer-Ebene vollzogen werden. Als Basis für das Design eines Prozessors wird die RISC-V Architektur verwendet. Hierbei handelt es sich um eine freie RISC Architektur, die unter anderem Bestandteil der Europäischen Prozessorinitiative ist.</p> <p>Teil 1 - Einführung RISC-V</p> <ul style="list-style-type: none"> • Befehlssatz-Architektur und Assembler • Systemarchitektur <p>Teil 2 - Prozessor Optimierung</p> <ul style="list-style-type: none"> • Pipeline-Prozessor • Cache-Speicher • Low Power Design
--------------------	------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

	<p>Teil 3 – Multicore Erweiterung</p> <ul style="list-style-type: none"> • Multi-core Architekturen • Synchronisation • Cache-Kohärenz
Literatur	<p>[1] Andrew S. Tanenbaum: Computerarchitekturen; Pearson Education; 2005</p> <p>[2] David Patterson und John Hennessy: Computer Architecture: A Quantitative Approach; Morgan Kaufmann; 2017</p> <p>[3] David Patterson und John Hennessy: Computer Organization and Design RISC-V Edition; 2017</p> <p>[4] The RISC-V Reader: An Open Architecture Atlas, David Patterson, Andrew Watermann; 2017</p> <p>[4] Jürgen Reichardt, Bernd Schwarz; VHDL-Synthese; Oldenbourg Verlag</p> <p>[5] Peter J. Ashenden; The Designer's Guide to VHDL; Morgan Kaufmann</p>
Bemerkungen	

Lehrveranstaltung: Mikroprozessor-Design (Praktikum)

(zu Modul: Mikroprozessor-Design)

Lehrveranstaltungsart	Praktikum	Lernform	Präsenz
LV-Name englisch	Microprocessor Design (Practical Training)		
Anwesenheitspflicht	nein	ECTS-Leistungspunkte	2
Teilnahmebeschränkung		Semesterwochenstunden	1
Gruppengröße	12	Arbeitsaufwand in Stunden	60
Lehrsprache	Deutsch/Englisch	Präsenzstunden	15
Studienleistung		Selbststudiumsstunden	45
Dauer SL in Minuten		Bewertungssystem SL	

Der folgende Abschnitt ist nur ausgefüllt, wenn es eine lehrveranstaltungsspezifische Prüfung gibt.

Prüfungsleistung		Prüfsprache	
Dauer PL in Minuten		Bewertungssystem PL	
Lernergebnisse			
Teilnahmevoraussetzungen			

Der vorige Abschnitt ist nur ausgefüllt, wenn es eine lehrveranstaltungsspezifische Prüfung gibt.

Lehrinhalte	Im vorlesungsbegleitenden Praktikum wird ein Mikroprozessor mit einer 32-bit RISC-V Architektur umgesetzt. Die Umsetzung des Prozessor-Designs erfolgt schrittweise unter Anleitung und mit Beispielen des Dozenten in zweier Teams.
Literatur	Siehe Vorlesung
Bemerkungen	