

6 Digital -und Mikroprozessortechnik	
Semester	2
Dauer (Semester)	einsemestrig
Credit Points	5
Pflicht/ Wahlpflicht	Pflicht
Häufigkeit des Angebotes/ Verwendbarkeit	Jedes Semester nach Bedarf der Partner-Hochschulen / Online-Bachelorstudiengang Regenerative Energien
Modulverantwortliche(r)	Prof. Dr. Dirk Rabe
Lerngebiet	Grundlagen der Informationstechnik
Teilnahmevoraussetzungen	Erfolgreicher Abschluss des Moduls Programmierung I wird empfohlen
Lernergebnisse	<p>Die Studierenden</p> <ul style="list-style-type: none"> • erfassen zeit- und wertkontinuierliche Signale als zeit- und wertdiskrete digitale Signale, um diese in weitergehenden digitalen Schaltungen und Rechnerarchitekturen weiter zu verarbeiten. • analysieren einfache digitale Schaltnetze und Schaltwerke manuell (Schaltfunktionen aus gegebener Schaltungsanordnung extrahieren). Umgekehrt sind Sie auch in der Lage für einfache digitale Aufgabenstellungen Schaltnetze und Schaltwerke zu synthetisieren. • benennen unterschiedliche Realisierungsalternativen von arithmetischen Einheiten (ALU – Arithmetic Logic Units) exemplarisch für Addiererarchitekturen. Sie beurteilen hierfür, welche Addiereralternative bei unterschiedlichen Rahmenbedingungen (insbesondere minimale Schaltzeiten und Schaltungskomplexität (Anzahl benötigte Gatter)), geeignet sind. • wählen geeignete standardisierte Kommunikationsprotokolle zur Kommunikation zwischen verschiedenen Komponenten digitaler Schaltungen für spezifische Aufgabenstellungen aus. Sie sind in der Lage exemplarische Protokolle technisch zu realisieren (z.B. durch software-technische Realisierungen) und Übertragungen aus Signalverläufen zu analysieren. • erstellen Pseudozufallszahlen-Generatoren durch rückgekoppelte Schieberegister (PRNG – Pseudo Random Number Generator) und sind idealerweise in der Lage, mathematische Methoden (Polynomdivision Modulo 2) anzuwenden, um das Verhalten von Galois-LFSRs (LFSR – Linear Feedback Shift Register) zu analysieren. • wählen geeignete Methoden zur Erkennung von Fehlern bei Übertragungsprotokollen aus (Fehler-Detektion bei Übertragungsprotokollen).

	<ul style="list-style-type: none"> • benennen unterschiedliche Halbleiterspeicher (SRAM, DRAM, ROM, (E)(E)PROM, Flash) und deren Charakteristika. Sie wählen ferner geeignete Speicher für eine Rechnerarchitektur aus. • nennen die unterschiedlichen Komponenten eines Mikrocontrollers (Prozessor, Speicher, IO, Kommunikationspfade) und demonstrieren den Ablauf bei der Befehlsabarbeitung. Sie bewerten ferner Aspekte für Architekturen (z.B. Harvard und von Neumann).
Prüfungsvorleistung	Einsendeaufgabe, Teilnahme Präsenzübung
Medien-/ Lernform	Multimedial aufbereitetes Online-Studienmodul zum Selbststudium mit zeitlich parallel laufender Online-Betreuung (E-Mail, Foren, Chat, Webkonferenzen, Einsendeaufgaben u. a.) sowie Präsenzphase
Arbeitsaufwand	Selbststudium: ca. 139 h Präsenzteilnahme: ca. 9 h Prüfung: 120 Minuten
Präsenzart	erfordert physische Anwesenheit
Präsenzinhalte	Laborversuche
Prüfungsform	Klausur (120 min.)
Literatur	Lipp, Hans Martin; Becker, Jürgen (2010): Grundlagen der Digitaltechnik. 7., überarb. Aufl. München: De Gruyter Oldenbourg. Patterson, David A.; Hennessy, John L. (2016): Rechnerorganisation und Rechnerentwurf. 5. Auflage. Berlin, Boston: De Gruyter Oldenbourg. Rabaey, Jan M.; Chandrakasan, Anantha P.; Nikolić, Borivoje (2003): Digital integrated circuits. 2. ed. Upper Saddle River, NJ: Prentice Hall. Woitowitz, Roland; Urbanski, Klaus; Gehrke, Winfried (2012): Digitaltechnik. 6., bearb. Aufl. Berlin, Heidelberg: Springer.
weitere Hinweise	Dieses Modul wird auf Deutsch angeboten

Studieninhalte
<p>Zeit- und Wertdiskretisierung von Signalen Binäre wertdiskrete Darstellungsmethoden (z.B. Graycode, Dualcode, Zweierkomplementdarstellung); Nyquist-Kriterium</p> <p>Digitale Schaltnetze und Schaltwerke Funktion von Standardgattern und Schaltungen; 2-stufige Logikminimierung; sequentielle (speichernde) Standardgatter; Automaten: Entwurf und Verhalten von Moore- und Mealy-Automaten</p> <p>Arithmetische Einheiten Aufbau eines Volladdierers; Aufbau eines Carry-Ripple-Addiere; Vergleich mit einer kombinatorischen Minimierungslösung für einen N-Bit-Addierer (z.B. N=4); Carry-Select-Addierer; Carry-Lookahead-Addierer; Erweiterung der Addierer-Architekturen zu Subtrahierer-Architekturen; Bewertungskriterien für unterschiedliche Architekturen; Sequentieller Addierer; Ausblick für Multiplizierer-Architekturen</p>

Kommunikationsprotokolle

Gründe für die Verwendung standardisierter Protokolle; Serielle/parallele Datenübertragungsprotokolle; Begrifflichkeiten: Master, Slave, Sender, Empfänger, Acknowledge, ...; Beispiele serieller Datenübertragungsprotokolle: I2C, V24

Rückgekoppelte Schieberegister

Hardware-Aufbau Fibonacci- und Galois-LFSRs (Linear Feedback Shift-Register); Angabe des Rückkopplungspolynoms und Erstellung der Gatterschaltung für ein gegebenes Rückkopplungspolynom; Periodizität von unterschiedlichen Rückkopplungspolynomen; Modulo-2 Rechenoperationen; Modulo-2 Polynomdivision als mathematische Modell zur Berechnung von Registerinhalten eines Galois-PRNGs zu beliebigen Zeitpunkten

Fehlererkennung in Übertragungsprotokollen

Parity-Bit (odd/even parity); Fehlererkennungswahrscheinlichkeiten; Erhöhung der Fehlererkennungswahrscheinlich durch Signaturregister; Berechnung von Signature

Halbleiterspeicher

Notwendigkeit von Speichern; Unterscheidungskriterien von Halbleiterspeichern; unterschiedliche Speicherarchitekturen zur Erfüllung der Unterscheidungskriterien

Mikrocontroller

Aufbau einer beispielhaften Rechnerarchitektur; Demonstration von Befehlsabarbeitungen; Harvard- und von-Neumann-Architektur